



## 摘要

电子系统正在经历性能规格和外形尺寸的快速变化，以及众多供应链的瓶颈。一个系统级设计问题一直贯穿始终——如何平衡模拟和数字电路之间的形状因数，以获得最大的软件/系统灵活性（从传感器到数字处理单元的输入/输出）。这个基本的问题要求系统设计师划分（或组合）各种电路元件，以实现最大程度的软件化。现在，先进的 ATP 技术使系统设计快速地从硬件中心到软件中心转变。Teledyne e2v 的先进的 ATP/SiP 技术革新了系统级设计，实现了最大的灵活性和多任务能力。Teledyne e2v 将最尖端的技术（如倒装芯片、有机封装等）用于射频、混合信号和数字处理应用，这些应用可用于工业、医疗、航空电子、仪器仪表、电信、国防和空间领域。Teledyne e2v 在先进的 ATP/SiP 技术领域有超过 40 年的经验，帮助系统设计师实现电子系统平台开发的最高性能和最大的生产灵活性。



## 半导体的制造和实现



世界各国的政府正通过慷慨的财政奖励，在当地设立生产设施，推动半导体产业的国产化。例如，欧盟芯片法案最近引发了对欧洲半导体价值链的进一步的 220 亿欧元的投资。这个最新的 IPCEI(欧洲共同利益的重要项目)正在欧洲半导体行业引发相当大的公共和私人投资[1]。更确切地说，扩大供应链的工业能力的瓶颈得到了广泛认可，包括：材料（包括晶圆）、设备（用于晶圆生产、芯片生产和先进的 ATP(组装、测试和封装)）。随着公司（包括许多 SME）持续关注前端/下一代半导体器件的技术，如处理器、AI 芯片、FPGA、存储器、芯粒和光互联等，缓解供应链瓶颈变得更加重要。为了实现这些用于通信、汽车、工业自动化和物联网领域以及 AI、边缘计算等其他市场的下一代的半导体，尖端的测试设备和封装材料已成为供应链中的另一个瓶颈。

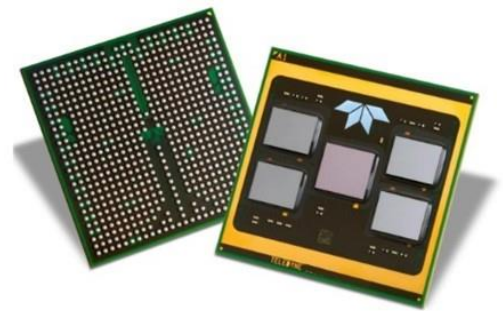
大规模的全球投资主要集中在半导体制造的扩张上，同时也在如何在现实世界中实现这些芯片方面产生了同样巨大的问题。当前的重点是提高先进半导体制造的能力，和实现先进的 ATP。历史上，ATP 被视为较低水平/后端的的活动，而不是较高水平/增值的前端半导体制造[2]。两个趋势正在推动人们对 ATP 的看法发生变化:1)IDM 越来越认识到先进的 ATP 对处理能力的重要性，特别是随着摩尔定律的放缓。2)IDM 必须投入大量的资金和技术以开发支持先进 ATP 生态系统的材料、设备和系统，以实现更新的半导体解决方案。先进 ATP 的创新将是下一代半导体在其他新兴市场实施的深度和广度的关键决定因素，也将随之影响未来的半导体行业技术等。



组装、封装和测试(ATP)是连接、保护和验证成品半导体的过程。先进封装是传统封装的超集,涉及到将芯片组合成封装的一系列步骤,从而降低功耗,提高 I/O 和性能,降低成本[3]。封装正在成为半导体创新的瓶颈,因为“逻辑和存储芯片中的晶体管密度继续呈指数级增长,但逻辑和存储之间由封装控制的互连[线]的密度增长速度要慢得多,导致芯片之间的通信瓶颈”[4]。半导体行业在解决这一问题上投入的资源较少,更倾向于按照摩尔定律继续传统的 CMOS 缩放。然而,随着晶体管密度达到物理极限,业界需要寻求新的方法来提高芯片性能。新的封装技术有望增加互连密度,这将加快信号速度并降低能量需求[4]。先进的封装采用新的技术和材料来提高集成电路的性能、功率、模块化和耐用性。这些先进的封装具有多种优势:更低的延迟、更高的带宽、更好的效率和功率输送,以及更高的输入/输出密度[5]。封装类型通常根据互连类型进行区分。

### 先进的封装提高了性能并降低了所有细分市场的产量

如今,半导体的组装、封装和测试(ATP)之间的区别正变得越来越模糊,特别是在采用先进封装的情况下[2]。传统的半导体 ATP 首先检查晶圆的缺陷,并将其切割成单独的集成电路。然后将这些集成电路连接到基板或 PCB 上,并将其封装以连接(和保护)到更大的电子系统中。传统的半导体封装是一个固有的顺序过程。“先进封装”将许多工艺步骤并行地结合在一起,并越来越多地使用前端工艺和工具,如光刻和计量设备[2]。



与传统封装一样,先进封装由以下两种公司开发:(1)IDM 或代工厂,在后期制造过程中提供内部 ATP 服务,或(2)OSAT(外包半导体组装和测试)公司(例如 Teledyne e2v)为第三方客户开发。OSAT 的客户包括 IDM、工厂和无厂半导体公司。焊线键合仍然是将 IC 连接到 PCB 进行电子信号传输的最常见的高级封装互连方法。目前焊线键合的挑战在于它们的尺寸不能随著晶体管密度的增加而变化。一般来说,晶体管比焊线的性能更强。先进的封装解决了这个互连问题。它利用“凸起”、“球”或“晶圆级封装”,而不是焊线连接 IC。这最大限度地减少了封装尺寸,提高了性能,同时降低了成本。随着半导体密度的增加,对先进封装服务的需求也在增加。

系统级封装技术(SiP)使用前面描述的互连方法,同时将多个集成电路和无源元件组合在一个芯片封装中,以执行整个系统的功能。SiP 与片上系统(SoC)集成电路架构不同。由于摩尔定律的放缓,SoC 集成电路架构受到严重的限制。随着生产 SoC 的成本呈指数级增长,使用 SiP 平台技术封装的芯粒越来越受欢迎。芯粒是一种集成电路块,专门设计用于与其他芯片通信,以模拟更复杂的集成电路。大型复杂的芯片设计可以细分为功能电路块(即称为芯粒的可重用 IP 块),然后将芯粒重新组合到高密度 SiP 高级封装上。芯粒允许电子系统像一个集成电路一样运行,即使它是由不同/多个/更小的集成电路组成的。这是通过将不同的单独制造的组件集成到更高级别的 SiP 中来实现的。总的来说,这提供了更低的开发成本、更短的时间框架、增强的功能、快速重配置的能力和更好的性能指标”[6][7]。



在 SiP 高级封装平台上使用芯粒的优势在于:(1)更小的集成电路,可提高产能(芯片/晶圆), (2)在同一系统中集成先进和成熟的芯片, (3)混合和匹配集成电路以优化特定应用的系统性能, (4)允许使用不同的工艺技术(例如 GaN)以提供比硅更好的性能, 5)高集成度增加了功能, 提升了性能, 同时降低了总体产量。6)实现无源和有源组件的 SiP 设计进一步降低了 SWaP, 7)高密度 SiP 技术还降低了电感, 减少了对去耦电容器的需求。例如, 高密度 IC 互连 SiP 技术与嵌入式无源相结合, 已被证明可以将现有印刷电路板组件的物理尺寸减少 27 倍, 同时显著降低重量和功耗[8]。功率的减少主要是由于互连长度和相应负载的减少。对于某些网络拓扑结构, 更短的互连也可以减少或消除对终端电阻的需求。

**TELEDYNE E2V 的先进的 ATP 服务**

系统设计工程师了解他们的市场、应用和电路性能规格要求。但相关的设计参数, 如风险、技术选择、外形尺寸、开发时间表(包括时间表同步)、可靠性、成本和供应链约束则是高度可变的。这些设计参数, 加上不断变化的系统性能规格要求, 最终导致设计实现的“交集”选项更窄(图 1)。在任何设计参数中犯错误的代价都是非常昂贵的。因此, 提高设计开发中的灵活性, 为项目增加价值是值得投资的。

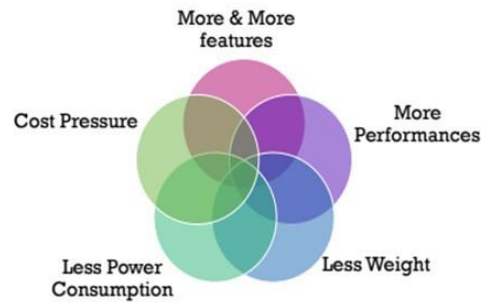


图 1 – 提高设计参数和系统级性能需求, 导致更窄的“交集”选项

利用先进的 ATP SiP 技术可以增加开发阶段的灵活性, 并最终实现所需的产量和市场表现。在过去, 半导体工艺技术的不断进步使系统级设计人员能够在 SoC(片上系统)环境中实现完整的电路功能。特别是, 需要大量数字计算的 SoC 应用已经使用半导体技术实现, 栅极长度接近 10nm 或更小。不幸的是, 随着半导体特征尺寸的减小, 芯片开发的成本呈指数级增长(图 2)。

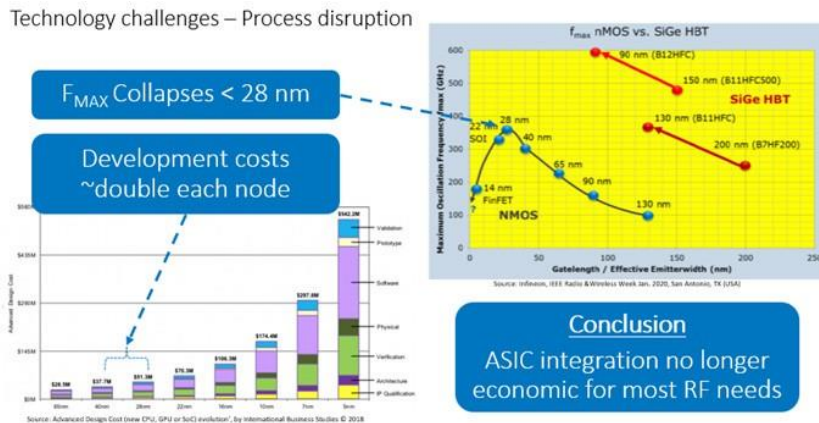


图2





Te2v 为 SiP 设计开发提供广泛的供应链管理服务，包括：模具设计、封装设计、高可靠性组装，高性能高速测试和认证服务，以及 SLiM™ 品牌下的半导体生命周期管理。Teledyne e2v 拥有超过 40 年的先进 ATP/设计经验(包括 ADC、DAC、微处理器、存储器以及内部测试和认证服务)。Te2v 为所有细分市场提供先进的 SiP 产品和服务，满足任何资质要求。Te2v 先进的 ATP/SiP 专业知识包括：线键合、倒装芯片、有机和陶瓷封装(密封和非密封)，以及异构组装。

用于空间、国防、医疗和工业应用的高性能计算的高可靠性应用不断推动先进的 ATP 技术朝着增加功能和性能的方向发展，同时减小尺寸、重量和功耗(SWaP)。电子封装的基板技术是实现 SWaP 和减少生产瓶颈的关键技术。标准印刷电路板(PCB)使用介电材料，这限制了电路密度和性能，并限制了实现可靠的多半导体组件组装的能力。与有机基板技术相比，用于芯片封装的陶瓷基板在重量、电气性能和可靠性方面存在缺点。SiP 中使用的替代材料包括薄有机基板、液晶聚合物(LCP)和 microflex，它们也支持 SWaP，同时突破了 PCB 和陶瓷的局限性[8]。

### TELEDYNE E2V 的先进的封装技术

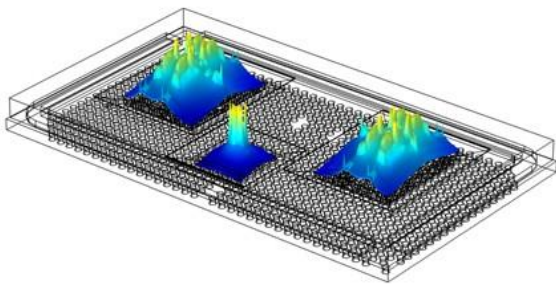


图3- SiP 热模拟

先进的 ATP/SiP 开发需要对封装进行模拟，并测量封装的散热和可靠性。为了准确预测元件最关键区域的结温，需要进行热模拟。Te2v 使用与系统设计人员讨论得出的边界条件来模拟性能，并与 SiP 平台嵌入的必要组件所需的测量结果相匹配(图 3)。此外，Te2v 利用高频结构模拟器分析技术(Ansys HFSS)进行 RF SiP 开发的仿真和设计。HFSS 是一种商业有限元方法，用于分析 SiP 封装中包含的复杂射频电子电路、半导体元件、滤波器和传输线的封装设计的电磁结构。在本例中，Te2v 的封装团队和半导体设计团队协同设计 RF 模拟前端，这是 Te2v 一般的 SiP 开发流程[9]。

SiP 可靠性设计是一项重大的工程挑战，因为在单个有机基板中嵌入了多种硅技术，以及位于 C4(受控折叠芯片连接-倒装芯片凸起)和 C5(焊球)机电接口的 RoHS 焊点。Te2v 采用先进的技术，通过热力学分析快速准确地预测翘曲和板级可靠性，同时考虑焊料蠕变和粘塑性等非线性行为(见图 4)。

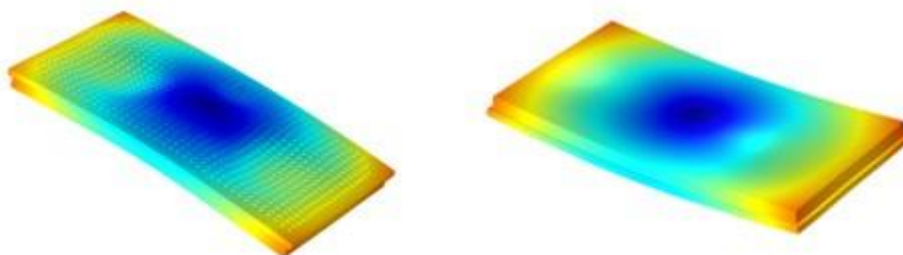


图4- 室温时组装后的封装翘曲的50倍放大



具体的设计和组装服务还包括:定制产品、中小批量、高可靠性/高端 QML-V 和 QML-Y 认证, 以及空间质量认证。Te2v 先进的 SiP 设计和组装服务成为所有细分市场和产品类型的“一站式商店”(见图 5a 和 5b)。简而言之, Te2v 为空间级应用提供设计、封装、组装、测试和认证服务。对于所有其他细分市场和应用, Te2v 也可以实现所需的质量级别。

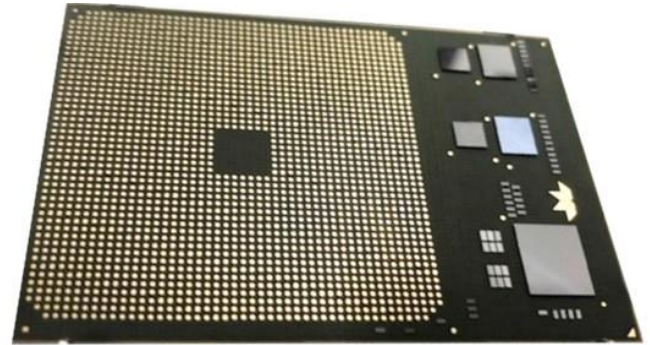


图5a- 一个 SiP 的例子 (有机基板(50mm x 60mm), 双面, 32 步, 顶底)

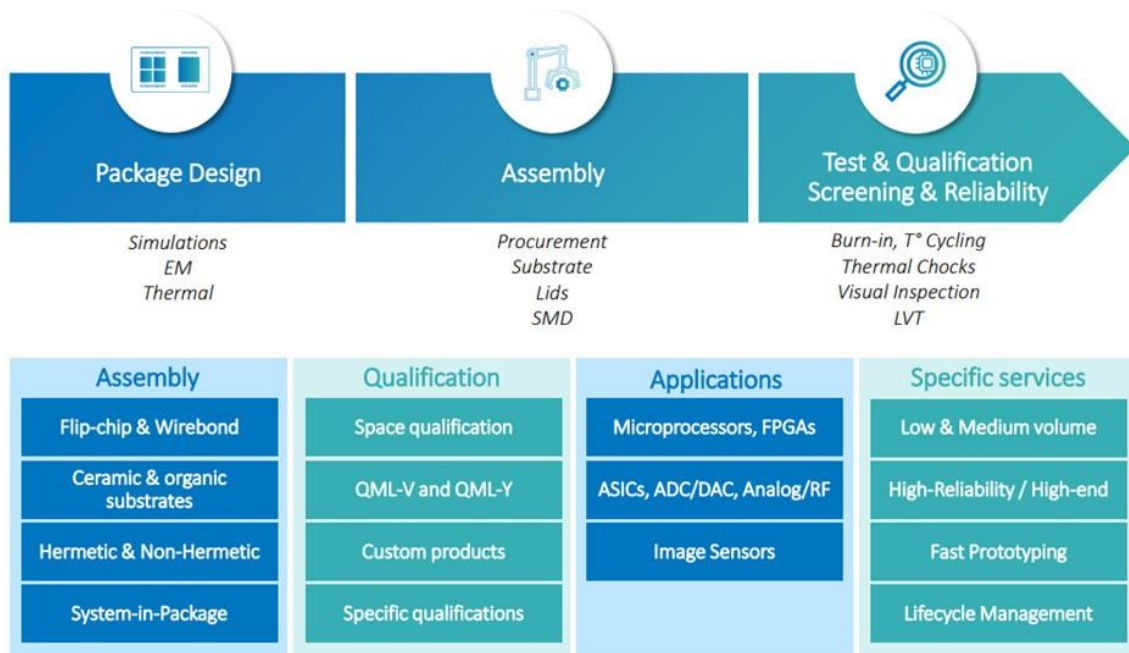


图5b- Teledyne e2v 的 ATP 服务

最后, 随着先进系统发展进入下一个十年, 利用 SiP 技术在组装具有不断减少的栅极长度的器件中变得至关重要, 最终增加了半导体的面积尺寸。随着越来越大的 SoC 越来越多地成为 SiP 中包含的众多组件之一, 利用有机基板和封装材料进行可靠地组装(线键合或倒装芯片), 需要大量的技术投资。目前, Te2v 正在为未来几年的 ATP 技术进步做准备, 所有技术研发由 ESA 和 IPCEI 赞助。



## 结论

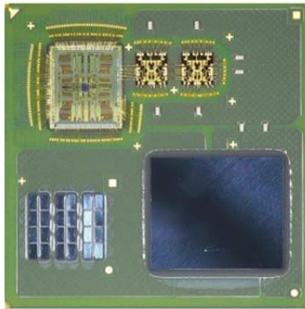


图6- 混合 SiP 有机基板  
(20mm x 20mm)  
Si + GaAs + SMD  
倒装芯片, 铜柱, 裸片-裸  
片线键合

目前, 系统设计人员正面临着半导体工艺选择(和几何形状)、电路小型化要求以及不断增加的开发成本和生产瓶颈方面的关键设计参数挑战。此外, 更新的 ADC、DAC、微处理器和内存器件逐步发布, 可用于高级系统开发(见图 6)。无论是工业、医疗、航空电子、仪器仪表、电信、国防还是空间应用, 有一个系统层面的设计问题始终存在——如何权衡外形尺寸, 以获得最大的软件/系统灵活性和畅通无阻的生产流程。如今, 先进的 ATP/SiP 组装技术加速了从硬件到软件为中心的设计实现, 适用于所有先进的细分市场和应用。Teledyne e2v 的 ATP/SiP 专业知识彻底改变了系统级设计, 实现了最大的灵活性和多任务能力。Teledyne e2v 先进的 ATP/SiP 技术可帮助系统设计师实现当前和未来系统平台的最高性能和价值。

## 参考文献

- [1] Thierry Breton, "EU Chips Act triggers further €22 billion investment into the European semiconductor value chain," European Commission, June 2023.
- [2] John VerWey, "Re-shoring Advanced Semiconductor Packaging," CSET Center for Security and Emerging Technologies, June 2022.
- [3] "Advanced Packaging," Semiconductor Engineering.
- [4] Saif M. Khan, Alexander Mann, Dahlia Peterson, "The Semiconductor Supply Chain: Assessing National Competitiveness," CSET, Jan. 2021.
- [5] Matt Kelly, Jan Vardaman, "An Analysis of the North American Semiconductor and Advanced Packaging Ecosystem," IPC, Nov. 2021.
- [6] "HIR Overview and Executive Summary," Heterogeneous Integration Roadmap, 2019.
- [7] Raja Saminathan, "Advanced Packaging Enabling Moore's Law's Next Frontiers through Heterogenous Integration," AMD, 2021.
- [8] Susan Bagen, Dave Alcoe, Kim Blackwell, Frank Egitto, "Advanced Organic Substrate Technologies Enable Extreme Electronics Miniaturization," i3Electronics.
- [9] Frederic Devriere, Nicolas Seller, Jane Rohou, "Making History: Advanced System in a Package Technologies Enable Direct RF Conversion," Teledyne e2v, April 2021.



更多信息, 请联系:  
**Nicolas Seller,**  
BID 经理  
组装和测试服务  
[nicolas.seller@teledyne.com](mailto:nicolas.seller@teledyne.com)



更多信息, 请联系:  
**Nicolas Chantier,**  
市场总监  
信号和数据处理解决方案  
[nicolas.chantier@teledyne.com](mailto:nicolas.chantier@teledyne.com)

